

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-82283

(P2000-82283A)

(43) 公開日 平成12年3月21日 (2000.3.21)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
G 1 1 C 11/15		G 1 1 C 11/15	
H 0 1 L 27/10	4 5 1	H 0 1 L 27/10	4 5 1
43/08		43/08	Z

審査請求 未請求 請求項の数25 O L (全 19 頁)

(21) 出願番号 特願平11-94165

(22) 出願日 平成11年3月31日 (1999.3.31)

(31) 優先権主張番号 特願平10-185255

(32) 優先日 平成10年6月30日 (1998.6.30)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 岩崎 洋

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72) 発明者 別所 和宏

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74) 代理人 100067736

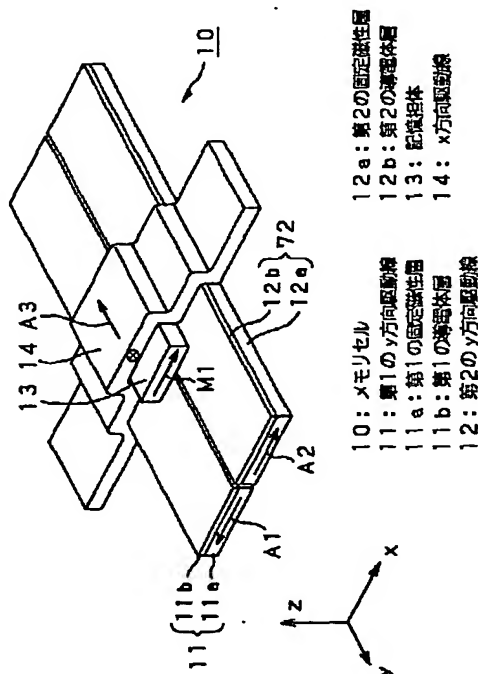
弁理士 小池 晃 (外2名)

(54) 【発明の名称】 磁気記憶装置及びアドレッシング方法

(57) 【要約】

【課題】 磁性体の配列を記憶担体として有する磁気記憶装置において、微細化に伴うクロストークの発生や保磁力の低下といった、磁界利用書き込みに伴う問題を解消しつつ、集積回路素子には不可欠のアドレッシング機能を実現できるようにする。

【解決手段】 二つの磁性層に結合制御層が挟まれた構造を用い、結合制御層を介して二つの磁性層間に働く交換相互作用を、書き込み又は読み出しの対象として選ばれた任意の記憶担体を指定して目的の動作を達成する手段として利用する。すなわち、任意の記憶担体を選択して書き込み又は読み出しを行う際に、上記結合制御層に電気的刺激や光刺激などの刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用する。



【特許請求の範囲】

【請求項1】 複数個の分離された磁性体の配列を記憶担体として有する磁気記憶装置であって、書き込み又は読み出しの対象として選ばれた任意の記憶担体を指定して目的の動作を達成する手段として、固体中を伝搬する交換相互作用を利用することを特徴とする磁気記憶装置。

【請求項2】 二つの磁性層に結合制御層が挟まれた構造を有し、

上記交換相互作用は、上記結合制御層を介して二つの磁性層間に働く交換相互作用であり、

任意の記憶担体を選択して書き込み又は読み出しを行う際に、上記結合制御層に刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項1記載の磁気記憶装置。

【請求項3】 上記結合制御層は、半導体層からなり、上記交換相互作用は、上記半導体層の伝導電子によって媒介され、

任意の記憶担体を選択して書き込み又は読み出しを行う際に、上記半導体層に電氣的刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項2記載の磁気記憶装置。

【請求項4】 上記結合制御層は、誘電体層からなり、上記交換相互作用は、上記誘電体層を介してトンネル効果により磁性層間を移動する電子によって媒介され、任意の記憶担体を選択して書き込み又は読み出しを行う際に、上記誘電体層のトンネル障壁高さを変えることにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項2記載の磁気記憶装置。

【請求項5】 上記結合制御層は、導電体層からなり、上記交換相互作用は、上記導電体層を介して二つの磁性層間に働く交換相互作用であり、任意の記憶担体を選択して書き込み又は読み出しを行う際に、上記導電体層に電流を流すことにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項2記載の磁気記憶装置。

【請求項6】 上記結合制御層は、膜厚が10nm以上であり、磁性体を含有していることを特徴とする請求項2記載の磁気記憶装置。

【請求項7】 上記結合制御層は、磁性層と非強磁性層とが積層されてなる多層構造体であることを特徴とする請求項6記載の磁気記憶装置。

【請求項8】 上記結合制御層は、磁性粒子が非磁性体中に分散されてなることを特徴とする請求項6記載の磁気記憶装置。

【請求項9】 上記二つの磁性層に結合制御層が挟まれた構造の下層に、硬質磁性材料からなる磁性層が形成されていることを特徴とする請求項2記載の磁気記憶装置。

【請求項10】 上記結合制御層を挟む磁性層のうちの

少なくとも一つは、一対の磁性層が磁化方向が互いに反平行となるように中間層を介して積層されてなることを特徴とする請求項2記載の磁気記憶装置。

【請求項11】 上記磁性層と上記結合制御層との間に、磁氣的結合を媒介する電氣的絶縁材料からなる薄膜が配されていることを特徴とする請求項2記載の磁気記憶装置。

【請求項12】 二つの磁性層に中間層が挟まれ、且つ、一方又は両方の磁性層の、中間層とは反対側に結合制御層を設けた構造を有し、

上記交換相互作用は、二つの磁性層間に働く交換相互作用であり、

任意の記憶担体を選択して書き込み又は読み出しを行う際に、上記結合制御層に刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項1記載の磁気記憶装置。

【請求項13】 複数の直線状部材が交差するように配置されてなるとともに、それらの直線状部材の交差点に対応する位置に個々の記憶担体が配置され、

任意の記憶担体を選択して書き込み又は読み出しを行う際に、2つ以上の直線状部材から記憶担体に及ぼされる磁氣的相互作用を組み合わせることで、選択した記憶担体に対する書き込み又は読み出し動作を行うとともに、上記磁氣的相互作用のうちの少なくとも一つが、固体中を伝搬する交換相互作用によるものであることを特徴とする請求項1記載の磁気記憶装置。

【請求項14】 複数の直線状部材が交差するように配置されてなるとともに、それらの直線状部材の交差点に対応する位置に個々の記憶担体が配置され、

任意の記憶担体を選択して書き込み動作を行う際に、1つの記憶担体の磁化方向を3つ以上の直線状部材から記憶担体に及ぼされる磁氣的相互作用の組み合わせによって制御するとともに、

上記磁氣的相互作用のうちの少なくとも一つが、固体中を伝搬する交換相互作用によるものであることを特徴とする請求項1記載の磁気記憶装置。

【請求項15】 複数個の分離された磁性体の配列を記憶担体として有する磁気記憶装置におけるアドレッシング方法であって、

任意の記憶担体を選択して書き込み又は読み出しを行う際に、固体中を伝搬する交換相互作用を利用することを特徴とするアドレッシング方法。

【請求項16】 上記交換相互作用は、二つの磁性層に結合制御層が挟まれた構造において結合制御層を介して二つの磁性層間に働く交換相互作用であり、

任意の記憶担体を選択して書き込み又は読み出しを行う際に、結合制御層に刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項15記載のアドレッシング方法。

【請求項17】 上記結合制御層は、半導体層からな

り、
上記交換相互作用は、上記半導体層の伝導電子によって媒介され、

任意の記憶担体を選択して書き込み又は読み出しを行う際に、上記半導体層に電氣的刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項16記載のアドレッシング方法。

【請求項18】 上記結合制御層は、誘電体層からなり、
上記交換相互作用は、上記誘電体層を介してトンネル効果により磁性層間を移動する電子によって媒介され、
任意の記憶担体を選択して書き込み又は読み出しを行う際に、上記誘電体層のトンネル障壁高さを変えることにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項16記載のアドレッシング方法。

【請求項19】 上記結合制御層は、導電体層からなり、
上記交換相互作用は、上記導電体層を介して二つの磁性層間に働く交換相互作用であり、
任意の記憶担体を選択して書き込み又は読み出しを行う際に、上記導電体層に電流を流すことにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項16記載のアドレッシング方法。

【請求項20】 上記結合制御層として、10nm以上の厚さで、磁性体を含有するものを用いることを特徴とする請求項16記載のアドレッシング方法。

【請求項21】 上記結合制御層として、磁性層と非強磁性層とが積層されてなる多層構造のものを用いることを特徴とする請求項16記載のアドレッシング方法。

【請求項22】 上記結合制御層として、磁性粒子が非磁性体中に分散されてなるものを用いることを特徴とする請求項16記載のアドレッシング方法。

【請求項23】 上記交換相互作用は、二つの磁性層に中間層が挟まれ、且つ、一方又は両方の磁性層の、中間層とは反対側に結合制御層を設けた構造において、二つの磁性層間に働く交換相互作用であり、
任意の記憶担体を選択して書き込み又は読み出しを行う際に、結合制御層に刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用することを特徴とする請求項15記載のアドレッシング方法。

【請求項24】 上記磁気記憶装置は、複数の直線状部材が交差するように配置されてなるとともに、それらの直線状部材の交差点に対応する位置に個々の記憶担体が配置され、

任意の記憶担体を選択して書き込み又は読み出しを行う際に、2つ以上の直線状部材から記憶担体に及ぼされる磁氣的相互作用を組み合わせて、選択した記憶担体に対する書き込み又は読み出し動作を行うとともに、

上記磁氣的相互作用のうちの少なくとも一つが、固体中を伝搬する交換相互作用によるものであることを特徴とする請求項15記載のアドレッシング方法。

【請求項25】 上記磁気記憶装置は、複数の直線状部材が交差するように配置されてなるとともに、それらの直線状部材の交差点に対応する位置に個々の記憶担体が配置され、

任意の記憶担体を選択して書き込み動作を行う際に、1つの記憶担体の磁化方向を3つ以上の直線状部材から記憶担体に及ぼされる磁氣的相互作用の組み合わせによって制御するとともに、

上記磁氣的相互作用のうちの少なくとも一つが、固体中を伝搬する交換相互作用によるものであることを特徴とする請求項15記載のアドレッシング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数個の分離された磁性体の配列を記憶担体として有する磁気記憶装置、並びにそのような磁気記憶装置におけるアドレッシング方法に関する。

【0002】

【従来の技術】磁性体を利用した素子は、半導体デバイスに比較して、二つの点で魅力を持っている。第1に、素子の要素として導電性を有する金属を利用できるので、高いキャリア密度及び低い抵抗値を実現できるという点である。そのため、磁性体を利用した素子は、微細化及び高集積化に適すると期待される。第2に、磁性体がもつ磁化方向の双安定性を不揮発性メモリに利用できる可能性があるという点である。すなわち、磁性体がもつ磁化方向の双安定性を利用すれば、回路の電源を切っても記憶した情報が失われない固体不揮発性メモリを実現できるものと期待される。

【0003】なお、回路の電源を切っても記憶した情報が失われない固体不揮発性メモリは、究極の省電力メモリとして、様々な分野で実用化が期待されている。具体的には例えば、固体不揮発性メモリは、非活動時に電力消費がないので、携帯電子情報機器等におけるバッテリーの容量及び重量を減らすキーテクノロジーとして期待されている。また、固体不揮発性メモリは、衛星メディアビジネスの立上りを背景に、太陽電池が使用不可となる地球の影の中での衛星の活動を支えるものとしても需要が高い。

【0004】そして、磁性体を利用した素子には、

(1) 不揮発性を有すること、(2) 繰り返しによる劣化がないこと、(3) 高速書き込みが可能であること、(4) 小型化及び高密度化に適していること、(5) 放射線耐性に優れていること、などの利点がある。以下、これらの利点について説明する。

【0005】(1) 不揮発性を有する

磁気テープや磁気ディスク等の磁気記録媒体がそうであ

るように、磁性体自体がもつ磁化方向の双安定性 (bistability) のおかげで、磁化方向として書き込まれた情報は、駆動力がなくなってもそのまま保たれる。

【0006】(2) 繰り返しによる劣化がない
磁性体と同様に双安定性を示す強誘電体を用いたメモリ (F-RAM: Ferroelectric Random Access Memory) も、固体不揮発性メモリの候補として提案されている。F-RAMでは、自発誘電分極を反転させることにより、メモリ状態を書き換えることとなる。しかし、メモリ状態の書き換えに対応する自発誘電分極の反転には、結晶格子中でのイオン移動を伴うので、書き換えを百万回以上にわたって繰り返すと、結晶欠陥が発達してしまう。そのため、F-RAMでは、材料の疲労により超えられない素子寿命が問題となっている。一方、磁性体の磁化反転は、イオン移動などを伴わないので、磁性体を利用した素子では、材料の疲労に制限されることなく、ほぼ無限に書き換えを繰り返すことができる。

【0007】(3) 高速書き込みが可能
磁性体の磁化反転の速さは、1 ns程度以下と非常に速い。したがって、この速いスイッチング速度を活かすことで、高速書き込みが可能となる。

【0008】(4) 小型化及び高密度化に適している
磁性合金は、組成や組織を選択することで、磁気特性を様々に変化させることができる。したがって、磁性体を利用した素子では、設計の自由度が極めて高くなる。そして、磁性体を利用した素子では、例えば、導電性を有する磁性合金を利用することも可能である。導電性を有する磁性合金を利用した場合は、半導体を用いた場合に比べて、素子中の電流密度を高くとれるので、半導体素子よりも更に小型化及び高密度化を進めることが可能となる。なお、このような特徴を利用した素子として、例えば、日本応用磁気学会誌Vol. 19, 684(1995)に記載されているように、スピントランジスタが提案されている。

【0009】(5) 放射線耐性に優れている
D-RAM (Dynamic Random Access Memory) のように電気容量への充電によってメモリ状態をつくらせている素子は、電離放射線が素子中を通過すると放電が生じ、メモリ情報を失ってしまう。これに対して、磁性体の磁化方向は、電離放射線によって乱されるようなことがないので、磁性体を利用した素子は、放射線耐性に優れている。したがって、磁性体を利用した素子は、通信衛星などのように、高い放射線耐性が要求される用途において特に有用である。実際に、磁性体を利用したメモリの一つである磁気バブルメモリは、通信衛星に搭載されるメモリとして既に使用されており多くの実績がある。

【0010】以上のように、磁性体を利用した素子には様々な利点があり、これらの利点を活用したデバイスとして、固体磁気メモリが考案されている。固体磁気メモリは、磁性体の配列を記憶担体として用いた磁気記憶装置であって、磁気テープや磁気ディスクなどとは異なる

り、記憶担体の移動を伴うことなく記憶動作を行う。そして、従来の固体磁気メモリでは、磁性体の特性を利用して、単純なアドレッシング方法を採用している。以下、従来の固体磁気メモリにおけるアドレッシング方法について説明する。

【0011】固体磁気メモリにおいて、通常、記憶担体には一軸磁気異方性をもつ磁性薄膜が用いられるが、当該磁性薄膜に磁化反転を生じさせるのに必要な磁界の大きさは、磁界の印加方向に依存する。すなわち、磁化容易軸の方向に平行に磁界を印加する場合よりも、磁化容易軸から45°程度の角度をなす方向に磁界を印加した場合に、より小さな磁界強度で磁化反転を生じさせることができる。そして、従来の固体磁気メモリでは、このような性質を記録ビットのアドレッシングに利用することで、非常に単純なアドレス方式の採用を可能としている。

【0012】すなわち、従来の固体磁気メモリにおいては、図23に示すように、ワード線W1, W2, W3, ...と、ビット線B1, B2, B3, ...とが、互いに直交するように配置され、それらの交差部分に記憶担体A-1, A-2, ..., B-1, B-2, ..., C-1, C-2, ...がそれぞれ配置される。このように、従来の固体磁気メモリでは、記憶担体がx, yマトリクス配列とされ、メモリチップが構成される。なお、記憶担体の磁化容易軸はワード線の方向に合わせておく。

【0013】そして、例えば、一本のワード線W2と一本のビット線B1とを選び両方に同時に適切な電流を供給すると、これら2本の線の交点にある記憶担体B-1のみに磁化反転が生じる。このとき、電流が供給されるワード線W2及びビット線B1は、いずれもそれらに沿って配置された複数の記憶担体に対して磁界を印加することとなるが、ワード線W2とビット線B1のいずれか一方からの磁界だけでは磁化反転を生じさせるには不足である。そして、ワード線W2からの磁界H_Wとビット線B1からの磁界H_Bとが合成されて、記憶担体に印加される磁界が磁化容易軸から45°方向の磁界となる場合にのみ(すなわち、図23の例では記憶担体B-1にのみ)、磁化反転が起こる。すなわち、従来の固体磁気メモリでは、記憶担体に印加される磁界が磁化容易軸から45°方向の磁界となる場合にのみ、記憶担体に磁化反転が起こることを、特定の記憶担体の選択に用いているわけである。

【0014】以上のように、従来の固体磁気メモリでは、交差する導線群という非常に単純な道具立てだけによって、特定の記憶担体を選択して磁化反転を生じさせることが可能となっており、非常に単純なアドレス方式の採用が可能となっている。

【0015】

【発明が解決しようとする課題】しかしながら、従来の

固体磁気メモリには、微細化に伴いクロストークが生じるという問題があった。すなわち、従来の固体磁気メモリにおいて、メモリへの書き込みは磁界印加によっているが、磁界は遠距離力なので、記憶担体が高密度に集積された場合には、選択された記憶担体に隣接する領域にも無視できない影響が及んでしまい、クロストークが生じる。これを防ぐために、例えば Z.G.Wang, et al., IEE E Trans Magn., Mag33, 4498(1997) において、磁界遮蔽構造をもつメモリセルの設計例も報告されているが、構造が複雑になるという欠点がある。

【0016】また、従来の固体磁気メモリには、微細化に伴い保磁力が低下するという問題もあった。従来の固体磁気メモリにおいて、書き込み磁界の発生は電流によっているが、導線の運びうる電流密度には、材料で決まる限界がある。したがって、デザインルールが微細化し、導線径が細くなるに従って、利用できる電流の上限値は減少する。そのため、利用できる最大磁界は、概ねデザインルールに比例して減少することになる。一方、記憶担体の保磁力は、外部から印加される磁界で磁化反転が達成されるように設計されなくてはならない。そのため、微細化に伴い記憶担体に印加できる磁界が小さくなると、それに伴い、記憶担体の保磁力を小さくする必要がある。すなわち、従来の固体磁気メモリでは、微細化に伴い、記憶担体の保磁力を小さくする必要がある。しかしながら、記憶担体の保磁力があまりに小さくなると、信頼性が低下してしまう。このことは、特に周囲から外乱磁場を受ける環境で使用されることが多い携帯電子機器用メモリとしては、大きな問題である。

【0017】そして、これらの問題はいずれも、従来の固体磁気メモリでは書き込みのために記憶担体に磁界を印加していることに起因している。そのため、これらの問題を解消するためには、書き込み又は読み出しの対象として選ばれた任意の記憶担体を指定して目的の動作を達成するアドレッシングの方法から考え直さなければならない。

【0018】本発明は、以上のような従来の実情に鑑みて提案されたものであり、磁性体の配列を記憶担体として有する磁気記憶装置において、微細化に伴うクロストークの発生や保磁力の低下といった、磁界利用書き込みに伴う問題を解消しつつ、集積回路素子には不可欠のアドレッシング機能を実現できるようにすることを目的としている。

【0019】

【課題を解決するための手段】本発明に係る磁気記憶装置は、複数個の分離された磁性体の配列を記憶担体として有する磁気記憶装置であって、書き込み又は読み出しの対象として選ばれた任意の記憶担体を指定して目的の動作を達成する手段として、固体中を伝搬する交換相互作用を利用することを特徴とする。

【0020】本発明に係る磁気記憶装置において、固体

中を伝搬する交換相互作用を利用するにあたっては、例えば、二つの磁性層に結合制御層が挟まれた構造を用いる。このとき利用される交換相互作用は、上記結合制御層を介して二つの磁性層間に働く交換相互作用である。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際には、上記結合制御層に電氣的刺激や光刺激などの刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用する。

【0021】なお、上記結合制御層としては、例えば、半導体層を用いる。このとき、上記交換相互作用は、上記半導体層の伝導電子によって媒介される。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際には、上記半導体層に電氣的刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用する。

【0022】また、上記結合制御層としては、例えば、誘電体層を用いても良い。このとき、上記交換相互作用は、上記誘電体層を介してトンネル効果により磁性層間を移動する電子によって媒介される。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際には、上記誘電体層のトンネル障壁高さを変えることにより生じる、二つの磁性層間の交換相互作用の変化を利用する。

【0023】また、上記結合制御層としては、例えば、導電体層を用いても良い。このとき利用される交換相互作用は、上記導電体層を介して二つの磁性層間に働く交換相互作用である。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際には、上記導電体層に電流を流すことにより生じる、二つの磁性層間の交換相互作用の変化を利用する。

【0024】また、上記結合制御層としては、例えば、膜厚が10nm以上であり、磁性体を含有しているようなものを用いても良い。具体的には、磁性層と非強磁性層とが積層されてなる多層構造体や、磁性粒子が非磁性体中に分散されてなるものなどが好適である。

【0025】なお、上記磁気記憶装置において、二つの磁性層に結合制御層が挟まれた構造の下層には、硬質磁性材料からなる磁性層を形成するようにしても良い。また、上記結合制御層を挟む磁性層として、一対の磁性層が磁化方向が互いに反平行となるように中間層を介して積層されたものを用いるようにしても良い。また、上記磁性層と上記結合制御層との間には、磁氣的結合を媒介する電氣的絶縁材料からなる薄膜を配するようにしても良い。

【0026】また、本発明に係る磁気記憶装置では、例えば、複数の直線状部材が交差するように配置されるとともに、それらの直線状部材の交差点に対応する位置に個々の記憶担体が配置される。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際に、2つ以上の直線状部材から記憶担体に及ぼされる磁氣的相互作用

を組み合わせることで、選択した記憶担体に対する書き込み又は読み出し動作を行う。そして、上記磁氣的相互作用のうちの少なくとも一つとして、固体中を伝搬する交換相互作用を利用する。

【0027】また、本発明に係る磁気記憶装置では、例えば、複数の直線状部材が交差するように配置されるとともに、それらの直線状部材の交差点に対応する位置に個々の記憶担体が配置される。そして、任意の記憶担体を選択して書き込み動作を行う際に、1つの記憶担体の磁化方向を3つ以上の直線状部材から記憶担体に及ぼされる磁氣的相互作用の組み合わせによって制御する。そして、上記磁氣的相互作用のうちの少なくとも一つとして、固体中を伝搬する交換相互作用を利用する。

【0028】また、本発明に係るアドレッシング方法は、複数の分離された磁性体の配列を記憶担体として有する磁気記憶装置におけるアドレッシング方法であって、任意の記憶担体を選択して書き込み又は読み出しを行う際に、固体中を伝搬する交換相互作用を利用することを特徴とする。

【0029】本発明に係るアドレッシング方法において、固体中を伝搬する交換相互作用を利用するにあたっては、例えば、二つの磁性層に結合制御層が挟まれた構造を用いる。このとき利用される交換相互作用は、上記結合制御層を介して二つの磁性層間に働く交換相互作用である。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際には、上記結合制御層に電氣的刺激や光刺激などの刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用する。

【0030】なお、上記結合制御層としては、例えば、半導体層を用いる。このとき、上記交換相互作用は、上記半導体層の伝導電子によって媒介される。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際には、上記半導体層に電氣的刺激を与えることにより生じる、二つの磁性層間の交換相互作用の変化を利用する。

【0031】また、上記結合制御層としては、例えば、誘電体層を用いても良い。このとき、上記交換相互作用は、上記誘電体層を介してトンネル効果により磁性層間を移動する電子によって媒介される。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際には、上記誘電体層のトンネル障壁高さを変えることにより生じる、二つの磁性層間の交換相互作用の変化を利用する。

【0032】また、上記結合制御層としては、例えば、導電体層を用いても良い。このとき利用される交換相互作用は、上記導電体層を介して二つの磁性層間に働く交換相互作用である。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際には、上記導電体層に電流を流すことにより生じる、二つの磁性層間の交換相互作用の変化を利用する。

【0033】また、上記結合制御層としては、例えば、10nm以上の厚さで、磁性体を含有するようなものを用いても良い。具体的には、磁性層と非強磁性層とが積層されてなる多層構造体や、磁性粒子が非磁性体中に分散されてなるものなどが好適である。

【0034】また、本発明に係るアドレッシング方法の対象となる磁気記憶装置は、例えば、複数の直線状部材が交差するように配置されてなるとともに、それらの直線状部材の交差点に対応する位置に個々の記憶担体が配置されてなる。そして、任意の記憶担体を選択して書き込み又は読み出しを行う際には、2つ以上の直線状部材から記憶担体に及ぼされる磁氣的相互作用を組み合わせることで、選択した記憶担体に対する書き込み又は読み出し動作を行う。そして、本発明に係るアドレッシング方法では、上記磁氣的相互作用のうちの少なくとも一つとして、固体中を伝搬する交換相互作用を利用する。

【0035】また、本発明に係るアドレッシング方法の対象となる磁気記憶装置は、例えば、複数の直線状部材が交差するように配置されてなるとともに、それらの直線状部材の交差点に対応する位置に個々の記憶担体が配置されてなる。そして、任意の記憶担体を選択して書き込み動作を行う際には、1つの記憶担体の磁化方向を3つ以上の直線状部材から記憶担体に及ぼされる磁氣的相互作用の組み合わせによって制御する。そして、本発明に係るアドレッシング方法では、上記磁氣的相互作用のうちの少なくとも一つとして、固体中を伝搬する交換相互作用を利用する。

【0036】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら詳細に説明する。

【0037】1. 本発明の対象となる固体磁気メモリ
本発明に係る磁気記憶装置は、複数の分離された磁性体の配列を記憶担体として有する磁気記憶装置であり、いわゆる固体磁気メモリである。そして、本発明の対象となる固体磁気メモリでは、記憶を担う素子要素である記憶担体の磁化方向を、外部からの磁界印加によることなく、固体中の磁氣的な相互作用（交換相互作用：exchange interaction）を駆動力として制御する。なお、以下の説明では、このような固体磁気メモリを「交換結合型磁気メモリ」と称する。

【0038】上述した従来の固体磁気メモリにおける問題（微細化に伴うクロストークの発生や保磁力の低下といった問題）は、書き込みのために記憶担体に磁界を印加していることに起因している。したがって、記憶担体の磁化方向を交換相互作用を利用して制御するようにした交換結合型固体磁気メモリでは、上述した従来の固体磁気メモリにおける問題を解消することができる。

【0039】なお、交換相互作用は、強磁性体の内部で原子の磁気モーメントを一方向に揃えている起源にほかならない。また、図1に示すように、磁性体Aと磁性体

Bとが接触しているときには、両者の間にも、接触する界面Sを通じて交換相互作用が働く。更に、図2に示すように、磁性体Aと磁性体Bとが直接接触しておらず、磁性体Aと磁性体Bとの間に中間層Cが存在していたとしても、磁性体Aと磁性体Bとの間の交換相互作用が、中間層Cを介して伝搬する場合がある。ここで、中間層Cが磁性体の場合は、当然の事ながら交換相互作用が伝搬するが、中間層Cが、それ自身では磁性を示さないCu、Auなどの非磁性金属やSi、Geのような半導体の場合であっても、中間層Cを介して交換相互作用が伝搬することが確認されている。そして、そのような交換相互作用の伝搬の起源を説明する理論(RKKYモデルなど)も提案されている。

【0040】2. 交換結合型固体磁気メモリの例

交換結合型固体磁気メモリの一例を図3に示す。なお、図3に示す交換結合型固体磁気メモリ1は、磁性体からなる記憶担体2の磁化方向を制御することにより一回だけ書き込みが可能なメモリとなっている。

【0041】この交換結合型固体磁気メモリ1において、記憶担体2は、逆向きのバイアスを与えるふたつの固定磁性層3、4で挟まれている。入力回路5によって結合制御層6に供給される電流は、固定磁性層3から記憶担体2へのバイアスを切る働きをもつ。

【0042】すなわち、結合制御層6への入力が入力OFFで、結合制御層6に電流が流れていないときには、固定磁性層3と記憶担体2との間で交換相互作用が生じ、記憶担体2に対して固定磁性層3からのバイアスが働く。そして、固定磁性層3からのバイアスがある場合には、固定磁性層3からのバイアスと、固定磁性層4からのバイアスとが相殺し、記憶担体2の磁化に対して正味の駆動力は働かない。

【0043】一方、結合制御層6への入力が入力ONになり、結合制御層6に電流が流れると、固定磁性層3と記憶担体2との間での交換相互作用が生じなくなり、記憶担体2に対する固定磁性層3からのバイアスが働かなくなる。そして、固定磁性層3からのバイアスが働かなくなると、固定磁性層4からのバイアスにより、記憶担体2に磁化反転が生じる。

【0044】なお、記憶担体2の磁化方向の読み出しは、図3の例では、スピントラップの原理によって達成されている。固定磁性層7は、記憶担体2の磁化には強い影響を及ぼさないように非磁性中間層8で分離されている。出力回路9から供給され、固定磁性層7から非磁性中間層8を介して記憶担体2へと流れる電流は、記憶担体2の磁化方向と固定磁性層7の磁化方向とが平行な場合には大きくなり、反平行の場合には小さくなるので、これによって記憶担体2の磁化方向を検出することができる。

【0045】このような交換結合型固体磁気メモリ1では、記憶担体2の磁化の制御に交換結合を利用している

ので、微細化に伴うクロストークの発生や保磁力の低下といった、磁界利用書き込みに伴う問題を解消することができる。

【0046】ここで、固体磁気メモリの記憶単位部分(以下、メモリセルと称する。)の寸法Lと、記憶担体の駆動に用いることができる駆動磁界Hとの関係について、導線に電流を流すことで発生する磁界を利用する電流磁界方式の場合(すなわち図21に示した従来の固体磁気メモリの場合)と、固体中の交換相互作用を利用する交換結合方式の場合(すなわち図3に示したような交換結合型固体磁気メモリの場合)とを比較して図4に示す。なお、電流磁界方式において、導線の径はメモリセル寸法Lの0.8倍と仮定した。図4に示すように、電流磁界方式では、メモリセル寸法Lが小さくなるにつれて、導線から印加できる磁界が小さくなる。一方、交換相互作用はメモリセル寸法Lによらないので、交換結合方式は微細化が進むと有利になる。

【0047】以上のように、交換相互作用の磁界換算値はメモリセル寸法Lに依存しないので、交換相互作用を利用して記憶担体の磁化を制御するようにすれば、微細化が進んでも、保磁力が大きい磁性体を記憶担体として利用することが可能となる。具体的には、図4からも分かるように、メモリセル寸法Lが非常に小さくても、保磁力が数十Oe以上の磁性体を記憶担体に用いることが可能となる。そして、保磁力の大きな記憶担体を利用することで、例えば、周囲から外乱磁場をうけるような環境下で使用される携帯電子機器用としても、高い信頼性が保証される。

【0048】3. 固体磁気メモリのアドレッシング

本発明では、上述のような交換結合型固体磁気メモリに更に、集積回路素子には不可欠のアドレッシング機能を付加している。

【0049】一般に、複数のメモリセルを有する固体磁気メモリに対する書き込みの過程は、次の一連の操作からなる。すなわち、まず、固体磁気メモリを利用する演算処理装置によって、書き込み対象のメモリセルが選択される。次に、演算処理装置から固体磁気メモリに、固体磁気メモリ内の多数のメモリセルのうち、目的のメモリセルに向けて「当該メモリセルの記憶担体の磁化反転がなされるべきである」という情報が送られる。次に、上記情報に基づいて、該当するメモリセルの記憶担体に対して磁化反転の駆動力が発揮され、当該記憶担体の磁化が反転させられる。そして、このように特定のメモリセルを選択して当該メモリセルに対して特定の動作を行わせることが、一般にアドレッシングと称されている。

【0050】そして、例えば、電気入力により記憶担体の磁化方向を制御するようにした固体磁気メモリにおいて、アドレッシング機能を実現するには、演算処理装置からメモリセルに向けて電気信号を運ぶ配線(いわゆるアドレス線)を設けておけばよい。すなわち、各メモリ

セルにそれぞれアドレス線を設けてやり、操作対象となるメモリセルに対応したアドレス線に電気信号を送ることにより、特定のメモリセルを選択して当該メモリセルを動作させることができる。

【0051】しかし、個々のメモリセルに対して個別にアドレス線を設けると、構造が非常に複雑になる。例えば、メモリセルが縦方向に m 個、横方向に n 個存在するときに、個々のメモリセルに対して個別にアドレス線を設けようとする、1つのメモリセルに1つだけアドレス線を設けるとしても、 $m \times n$ 本のアドレス線が必要となる。これでは、構造が非常に複雑になってしまい、集積回路素子とすることは困難である。

【0052】一方、図23に示した従来の固体磁気メモリでは、交差する導線群という非常に単純な道具立てだけによって、アドレッシング機能を実現している。すなわち、図23に示した従来の固体磁気メモリでは、縦方向に m 個、横方向に n 個のメモリセルに対して、縦方向に m 本、横方向に n 本、合計 $n+m$ 本の配線を設けるだけで、特定のメモリセルを選択して当該メモリセルを動作させることが可能となっている。

【0053】なお、以下の説明では、このように交差する導線群を利用して行われるアドレッシングのことを「マトリクス型アドレッシング」と称する。このようなマトリクス型アドレッシングは、メモリセルの数が増えても、必要な配線が非常に少なく済み、構造が単純なので、特に集積回路素子を構成するにあたって非常に好適である。

【0054】ところで、図23に示した従来の固体磁気メモリでは、磁界の重ね合わせを利用して記憶担体の磁化反転を行うようにしているので、マトリクス型アドレッシングを容易に実現できる。しかしながら、交換結合型固体磁気メモリでは、磁界の重ね合わせを利用しないので、マトリクス型アドレッシングの適用は容易ではない。

【0055】すなわち、従来考案されてきた交換結合型固体磁気メモリにおいて、特定のメモリセルを選択して当該メモリセルを動作させるには、特定のメモリセルだけを選択して電流又は電圧を供給する機構が必要であり、そのために、従来考案されてきた交換結合型固体磁気メモリでは、マトリクス型アドレッシングを単純に適用することはできなかった。換言すれば、従来考案されてきた交換結合型固体磁気メモリにおいて、マトリクス型アドレッシングを無理にでも適用しようとした場合には、単にアドレス線とメモリセルを接続する以上の何らかの工夫が必要であった。具体的には例えば、アドレス線とメモリセルとの間にダイオードのような非線形素子を接続したり、半導体メモリで使用されているような選択トランジスタをメモリセルに付属させるようなことが必要となる。しかしながら、これらは構造の複雑化及び煩雑化に繋がるため好ましくない。

【0056】4. 本発明を適用した交換結合型固体磁気メモリの基本的な構成

上述のように、交換結合型固体磁気メモリにおいてマトリクス型アドレッシングを実現するにあたって、非線形素子や選択トランジスタ等を用いたのでは、構造が複雑化及び煩雑化してしまうため好ましくない。そこで、本発明では、非線形素子や選択トランジスタ等を用いることなく、交換結合型固体磁気メモリにおいてマトリクス型アドレッシングを実現できるようにしている。以下、このような本発明を適用した交換結合型固体磁気メモリの一例について、その基本的な構成について説明する。

【0057】4-1 全体的な構成

まず、交換結合型固体磁気メモリに、細長い線状又は帯状に形成されてなる複数の直線状部材を設ける。そして、それらの直線状部材に、メモリセルを特定するための信号伝達線としての機能と、メモリセル内の記憶担体の磁化方向を制御する機能とを持たせる。なお、以下の説明では、このような直線状部材を「駆動線」と称する。

【0058】より具体的には、例えば、互いに直交する方向をそれぞれ x 方向、 y 方向としたとき、駆動線として、 x 方向にほぼ平行に配された複数の駆動線（以下、これらの駆動線を x 方向駆動線と称する。）を設けるとともに、 y 方向にほぼ平行に配された複数の駆動線（以下、これらの駆動線を y 方向駆動線と称する。）を設ける。そして、 x 方向駆動線と y 方向駆動線とが交差して成す格子点の位置に記憶担体を配置する。

【0059】なお、これらの駆動線は、図23に示した従来の固体磁気メモリにおけるワード線やビット線と同様、駆動線に沿って配された複数の記憶担体の全てに対して、当該記憶担体の磁化方向を変化させる作用を及ぼす。ただし、ここでは交換結合型固体磁気メモリであるので、記憶担体の磁化方向を変化させる作用として、交換相互作用を利用する。なお、以下の説明では、記憶担体の磁化方向をある方向に向かせようとする作用のことを駆動作用と称する。

【0060】4-2 マトリクス型アドレッシングの原理

以上のように駆動線を組み合わせることで達成される、交換結合型固体磁気メモリにおけるマトリクス型アドレッシングについて説明する。

【0061】4-2-1 メモリセルの構成

まず、マトリクス型アドレッシングが成される交換結合型固体磁気メモリのメモリセルについて、図5及び図6を参照して説明する。なお、図5は、ひとつのメモリセルに相当する部分を抜き出して示す図であり、図6はその駆動原理を説明するための図である。

【0062】図5に示すように、メモリセル10は、互いに平行に配された第1の y 方向駆動線11及び第2の y 方向駆動線12と、第1及び第2の y 方向駆動線1

1. 12に対して直交するように配されたx方向駆動線14と、第1及び第2のy方向駆動線11、12とx方向駆動線14との間に配された記憶担体13とから構成される。ここで、記憶担体13は、第1のy方向駆動線11、第2のy方向駆動線12及びx方向駆動線14の影響下に置かれる。すなわち、記憶担体13は3系統の駆動源の影響下に置かれる。

【0063】このメモリセル10において、第1のy方向駆動線11は、所定の方向に磁化された第1の固定磁性層11aと、第1の導電体層11bとの積層体が、細長い帯状に形成されてなる。また、第2のy方向駆動線12は、第1の固定磁性層11aとは異なる方向に磁化された第2の固定磁性層12aと、第2の導電体層12bとの積層体が、細長い帯状に形成されてなる。そして、記憶担体13は、導電体層11b、12bを介して固定磁性層11a、12aと対向するように、第1のy方向駆動線11上の一部から第2のy方向駆動線12上の一部にわたって形成されている。

【0064】なお、図5では省略しているが、特に記憶担体13の電気抵抗が低い場合には、第1の導電体層11bと記憶担体13との間や、第2の導電体層12bと記憶担体13との間や、記憶担体13とx方向駆動線14との間に、絶縁層を形成するようにした方が良い。

【0065】このメモリセル10において、第1のy方向駆動線11は、記憶担体13に対して、当該記憶担体13の磁化方向を所定の方向に向かせようとする駆動作用A1を働きかける駆動源となっている。同様に、第2のy方向駆動線12も、記憶担体13に対して、当該記憶担体13の磁化方向を所定の方向に向かせようとする駆動作用A2を働きかける駆動源となっている。なお、図5及び図6において、矢印A1の方向は、第1のy方向駆動線11から記憶担体13に対して働く駆動作用の方向を示しており、矢印A2の方向は、第2のy方向駆動線12から記憶担体13に対して働く駆動作用の方向を示している。

【0066】すなわち、第1のy方向駆動線11を構成する第1の固定磁性層11aは-x方向に磁化されてなり、第1のy方向駆動線11から記憶担体13への駆動作用A1は、記憶担体13の磁化方向M1を-x方向に向かせるように働く。また、第2のy方向駆動線12を構成する第2の固定磁性層12aは+x方向に磁化されてなり、第2のy方向駆動線12から記憶担体13への駆動作用A2は、記憶担体13の磁化方向M1を+x方向に向かせるように働く。

【0067】また、第1のy方向駆動線11上の一部から第2のy方向駆動線12上の一部にわたって形成された記憶担体13は、一軸磁気異方性を有する磁性体からなり、x方向が磁化容易軸とされている。そして、このメモリセル10では、記憶担体13の磁化の向きにより、二値の記録を行うことが可能となっている。

【0068】一方、x方向駆動線14は、導電性を有する材料からなり、記憶担体13の上を通過するように、且つ、長手方向がx方向となるように、細長い帯状に形成されてなる。そして、このメモリセル10では、x方向駆動線14に電流を流すことにより磁界が発生し、当該磁界が記憶担体13に対して印加されるようになされている。なお、図5及び図6において、A3は、x方向駆動線14に電流を流したときに生じる磁界を示している。

【0069】ところで、図23に示した従来の固体磁気メモリの説明のところで述べたように、磁性体に磁化反転を生じさせるのに必要な磁界の大きさは、磁界の印加方向に依存し、一般に、磁化容易軸の方向に対して平行に磁界を印加する場合よりも、磁化容易軸から45°程度の角度を成す方向に磁界を印加した場合に、より小さな磁界強度で磁化反転を生じさせることができる。

【0070】そこで、このメモリセル10では、第1のy方向駆動線11からの駆動作用A1だけのときや、第2のy方向駆動線12からの駆動作用A2だけのときには、記憶担体13に磁化反転が生じないようにし、第1のy方向駆動線11からの駆動作用A1と、x方向駆動線14に電流を流すことにより発生する磁界A3による作用との両方があるとき、或いは、第2のy方向駆動線12からの駆動作用A2と、x方向駆動線14に電流を流すことにより発生する磁界A3による作用との両方があるときに、記憶担体13に磁化反転が生じるようにしている。すなわち、このメモリセルは、第1のy方向駆動線11を構成する第1の導電体層11bに流す電流と、第2のy方向駆動線12を構成する第2の導電体層12bに流す電流と、x方向駆動線14に流す電流とを制御することで、記憶担体13の磁化方向M1が制御され、当該記憶担体13の磁化の向きにより、二値の記録が行われる。

【0071】4-2-2 メモリセルの駆動原理

上記メモリセル10の駆動原理について、図6を参照して詳細に説明する。

【0072】まず、図6(a)に、x方向駆動線14への電流供給、第1のy方向駆動線11を構成する第1の導電体層11bへの電流供給、及び第2のy方向駆動線12を構成する第2の導電体層12bへの電流供給を行わずに、記憶担体13の磁化方向が+x方向(図中右方向)に保たれている状態を示す。このときは、第1のy方向駆動線11を構成する第1の導電体層11bへの電流供給、及び第2のy方向駆動線12を構成する第2の導電体層12bへの電流供給を行っていないので、記憶担体13には、第1のy方向駆動線11からの駆動作用A1と、第2のy方向駆動線12からの駆動作用A2との両方が働く。しかし、第1のy方向駆動線11からの駆動作用A1の方向と、第2のy方向駆動線12からの駆動作用A2の方向とは互いに逆向きであるので、第1

のy方向駆動線11からの駆動作用A1と、第2のy方向駆動線12からの駆動作用A2とは相殺する。そのため、記憶担体13の磁化方向M1は、記憶担体自身の一軸磁気異方性によって安定化されて、それまでの状態

(ここでは、記憶担体13の磁化方向が+x方向を向いている状態)がそのまま保持される。

【0073】つぎに、図6(b)に、記憶担体13の磁化方向M1が+x方向(図中右方向)となっているときに、x方向駆動線14への電流供給、及び第1のy方向駆動線11を構成する第1の導電体層11bへの電流供給は行わずに、第2のy方向駆動線12を構成する第2の導電体層12bにだけ電流を供給したときの状態を示す。このときは、第2のy方向駆動線12から記憶担体13への駆動作用A2が働かなくなる。一方、第1のy方向駆動線11を構成する導電体層11bへの電流供給を行っていないので、記憶担体13には、第1のy方向駆動線11からの駆動作用A1が働く。このとき、第1のy方向駆動線11から記憶担体13に対して働く駆動作用A1が、記憶担体13の保磁力を超えないようにしておく。第1のy方向駆動線11からの駆動作用A1が記憶担体13の保磁力を超えないようになされてい

れば、図6(b)に示すように、第2のy方向駆動線12からの駆動作用A2が働かなくなっても、記憶担体13の磁化方向M1は+x方向(図中右方向)のまま保持される。

【0074】つぎに、図6(c)に、記憶担体13の磁化方向M1が+x方向(図中右方向)となっていたときに、第1のy方向駆動線11を構成する第1の導電体層11bへの電流供給は行わずに、x方向駆動線14に電流を供給するとともに、第2のy方向駆動線12を構成する第2の導電体層12bに電流を供給したときの状態を示す。このときは、第2のy方向駆動線12から記憶担体13への駆動作用A2が働かなくなる。一方、第1のy方向駆動線11を構成する導電体層11bへの電流供給を行っていないので、記憶担体13には、第1のy方向駆動線11からの駆動作用A1が働く。また、x方向駆動線14に電流を供給しているので、x方向駆動線14に電流を流すことにより発生するy方向の磁界A3が記憶担体13に作用する。

【0075】このとき、第1のy方向駆動線11からの駆動作用A1と、x方向駆動線14に電流を流すことにより発生する磁界A3による作用との合計のベクトルは、記憶担体13の磁化容易軸からずれた方向を向くこととなり、磁化容易軸に対して平行に働く作用に比べて、より小さな磁界強度で記憶担体13に磁化反転を生じさせることができる。そして、記憶担体13は、このように第1のy方向駆動線11からの駆動作用A1と、x方向駆動線14に電流を流すことにより発生する磁界A3による作用との両方があるときに、磁化反転が生じるようにしておく。その結果、図6(c)に示すよう

に、記憶担体13の磁化方向M1は+x方向(図中右方向)から-x方向(図中左方向)に反転し、記憶担体13の磁化方向M1が、第1のy方向駆動線11からの駆動作用A1の方向に揃うこととなる。

【0076】その後、x方向駆動線14への電流供給、及び第2の導電体層12bへの電流供給を止めても、-x方向に反転した記憶担体13の磁化方向M1はそのまま保持される。x方向駆動線14への電流供給、及び第2の導電体層12bへの電流供給を止めると、第1のy方向駆動線11からの駆動作用A1と、第2のy方向駆動線12からの駆動作用A2との両方が働く状態となるが、第1のy方向駆動線11からの駆動作用A1の方向と、第2のy方向駆動線12からの駆動作用A2の方向とは互いに逆向きであるので、これらの駆動作用A1、A2は相殺される。そのため、記憶担体13の磁化方向M1は、記憶担体自身の一軸磁気異方性によって安定化されて、それまでの状態(ここでは、記憶担体13の磁化方向が-x方向を向いている状態)がそのまま保持される。

【0077】つぎに、図6(d)に、記憶担体13の磁化方向M1が-x方向(図中左方向)となっているときに、x方向駆動線14への電流供給、及び第2のy方向駆動線12を構成する第2の導電体層12bへの電流供給は行わずに、第1のy方向駆動線11を構成する第1の導電体層11bにだけ電流を供給したときの状態を示す。このときは、第1のy方向駆動線11から記憶担体13への駆動作用A1が働かなくなる。一方、第2のy方向駆動線12を構成する導電体層12bへの電流供給を行っていないので、記憶担体13には、第2のy方向駆動線12からの駆動作用A2が働く。このとき、第2のy方向駆動線12から記憶担体13に対して働く駆動作用A2が、記憶担体13の保磁力を超えないようにしておく。第2のy方向駆動線12からの駆動作用A2が記憶担体13の保磁力を超えないようになされてい

れば、図6(d)に示すように、第1のy方向駆動線11からの駆動作用A1が働かなくなっても、記憶担体13の磁化方向M1は-x方向(図中左方向)のまま保持される。

【0078】つぎに、図6(e)に、記憶担体13の磁化方向M1が-x方向(図中左方向)となっていたときに、第2のy方向駆動線12を構成する第2の導電体層12bへの電流供給は行わずに、x方向駆動線14に電流を供給するとともに、第1のy方向駆動線11を構成する第1の導電体層11bに電流を供給したときの状態を示す。このときは、第1のy方向駆動線11から記憶担体13への駆動作用A1が働かなくなる。一方、第2のy方向駆動線12を構成する導電体層12bへの電流供給を行っていないので、記憶担体13には、第2のy方向駆動線12からの駆動作用A2が働く。また、x方向駆動線14に電流を供給している

14に電流を流すことにより発生するy方向の磁界A3が記憶担体13に作用する。

【0079】このとき、第2のy方向駆動線12からの駆動作用A2と、x方向駆動線14に電流を流すことにより発生する磁界A3による作用との合計のベクトルは、記憶担体13の磁化容易軸からずれた方向を向くこととなり、磁化容易軸に対して平行に働く作用に比べて、より小さな磁界強度で記憶担体13に磁化反転を生じさせることができる。そして、記憶担体13は、このように第2のy方向駆動線12からの駆動作用A2と、x方向駆動線14に電流を流すことにより発生する磁界A3による作用との両方があるときに、磁化反転が生じるようにしておく。その結果、図6(e)に示すように、記憶担体13の磁化方向M1は-x方向(図中左方向)から+x方向(図中右方向)に反転し、記憶担体13の磁化方向M1が、第2のy方向駆動線12からの駆動作用A2の方向に揃うこととなる。

【0080】その後、x方向駆動線14への電流供給、及び第1の導電体層11bへの電流供給を止めても、+x方向に反転した記憶担体13の磁化方向M1は、そのまま保持される。x方向駆動線14への電流供給、及び第1の導電体層11bへの電流供給を止めると、第1のy方向駆動線11からの駆動作用A1と、第2のy方向駆動線12からの駆動作用A2との両方が働く状態となるが、第1のy方向駆動線11からの駆動作用A1の方向と、第2のy方向駆動線12からの駆動作用A2の方向とは互いに逆向きであるので、これらの駆動作用A1、A2は相殺される。そのため、記憶担体13の磁化方向M1は、記憶担体自身の一軸磁気異方性によって安定化されて、それまでの状態(ここでは、記憶担体13の磁化方向が+x方向を向いている状態)がそのまま保持される。

【0081】以上のように、このメモリセル10では、第1のy方向駆動線11を構成する第1の導電体層11bへの電流供給のON/OFFや、第2のy方向駆動線12を構成する第2の導電体層12bへの電流供給のON/OFFや、x方向駆動線14への電流供給のON/OFFを切り換えることにより、記憶担体13の磁化方向M1を反転させることが可能となっており、記憶担体13の磁化の向きにより、二値の記録を行うことが可能となっている。しかも、このメモリセル10では、記憶担体13の磁化方向M1を繰り返し反転させることが可能であり、記録した情報の書き換えを繰り返し行うことが可能となっている。さらに、このメモリセル10は、記憶担体13の磁化方向M1を保持するために、第1の導電体層11bや第2の導電体層12bやx方向駆動線14に電流を供給する必要がなく、不揮発性のメモリとなっている。

【0082】4-2-3 マトリクス型アドレッシング
以上のようなメモリセル10では、第1のy方向駆動線

11、第2のy方向駆動線12及びx方向駆動線14の3つが、記憶担体13の磁化方向M1を反転させるための駆動源となるが、一つの駆動源だけでは記憶担体13に磁化反転を生じさせることはできず、二つの駆動源が同時にONになったときに、記憶担体13に磁化反転が生じる。したがって、細長い直線状に形成したy方向駆動線11、12及びx方向駆動線14を基板上に縦横に複数配置し、それらが交差する位置にそれぞれ図5及び図6に示したようなメモリセル10を配置すれば、多数個のメモリセル10を集積配列した磁気記憶装置とすることができる。

【0083】すなわち、第1及び第2のy方向駆動線11、12を、それらの長手方向が互いに平行となるように複数配置するとともに、x方向駆動線14を、第1及び第2のy方向駆動線11、12の長手方向に対して直交するように複数配置し、記憶担体13を、第1及び第2のy方向駆動線11、12と、x方向駆動線14との交点に対応する位置にそれぞれ配置することで、図23に示した従来の固体磁気メモリと同様に単純なマトリクス配置で任意のメモリセルを選択して書き込むことが可能なアドレス機能をもつ交換結合型固体磁気メモリ(すなわち、マトリクス型アドレッシング機能を有する交換結合型固体磁気メモリ)を構成することができる。

【0084】具体的には例えば、図7に示すように、複数の第1のy方向駆動線11A、11B、・・・と、複数の第2のy方向駆動線12A、12B、・・・とを、第1のy方向駆動線と第2のy方向駆動線とをそれぞれ組み合わせることでy方向に平行に複数配置する。すなわち、第1のy方向駆動線11Aと第2のy方向駆動線12Aとの組み合わせ21A、第1のy方向駆動線11Bと第2のy方向駆動線12Bとの組み合わせ21B、・・・を、y方向に平行に配置する。また、複数のx方向駆動線14A、14B、14C、・・・をx方向に平行に配置する。そして、それらの交差部分に記憶担体13A-1、13A-2、・・・、13B-1、13B-2、・・・、13C-1、13C-2、・・・をそれぞれ配置する。

【0085】そして、例えば、一本のy方向駆動線11Aと一本のx方向駆動線14Bとを選び両方に同時に適切な電流 I_1 、 I_2 をそれぞれ供給すると、これら2本の線の交点にある記憶担体13B-1のみに磁化反転が生じる。このとき、電流が供給されるy方向駆動線11A及びx方向駆動線14Bは、いずれもそれらに沿って配置された複数の記憶担体に対して駆動作用を働かせることとなるが、y方向駆動線11Aとx方向駆動線14Bのいずれか一方からの駆動作用だけでは磁化反転を生じさせるには不足である。そして、y方向駆動線11Aに電流を流すことによって生じる駆動作用と、x方向駆動線14Bに電流を流すことによって生じる駆動作用とが合成されて、記憶担体13に対する駆動作用が磁化容易

軸から45°の方向となる場合にのみ(すなわち、図7の例では記憶担体13B-1にのみ)、磁化反転が起こる。

【0086】以上のようにして交換結合型固体磁気メモリにおけるマトリクス型アドレッシングを実現することにより、個々のメモリセルに非線形素子や選択トランジスタ等を付属させることなく、図23に示した従来の固体磁気メモリと同様に単純な構成で、任意のメモリセルへの書き込みが可能となる。

【0087】このような交換結合型固体磁気メモリは、マトリクス型アドレッシングを採用しても、非線形素子や選択トランジスタ等を使用する必要がないので、金属材料や絶縁材料だけで構成することが可能であり、汚染に敏感な半導体を使う必要がない。そして、金属材料や絶縁材料だけで構成した場合には、汚染に敏感な半導体を使わないので、製造工程を大幅に簡易化することができるという利点もある。

【0088】5. 本発明を適用した交換結合型固体磁気メモリの具体的な実施の形態

5-1 全体的な構成

記憶担体として、基板上に形成された複数の磁性薄膜の配列を用いる。また、個別の記憶担体を選んで、交換結合型固体磁気メモリの外部からその一個だけを対象に書き込み動作を達成するための作用を記憶担体に伝達するアドレッシングのための伝送線路として、複数の駆動線を基板上に配置する。なるべく少ない本数の駆動線で効果的なアドレッシングを達成するために、複数の駆動線の組(例えば、x方向に走る駆動線の組と、y方向に走る駆動線の組)を設け、それぞれの組の駆動線が交差して成す格子点の位置に記憶担体を配置する。

【0089】5-2 利用しうる交換結合の機構

駆動線から記憶担体に駆動力を伝える交換相互作用が生じる機構には以下のようにさまざまな起源がある。またそれぞれ交換相互作用の大きさを外部から制御するのに適した入力方式がある。

【0090】5-2-1 半導体層を介した磁氣的結合
磁性体に接触する半導体中のキャリアは、磁性体からの距離とともに振動的に減衰するスピン密度分布をもち、その偏極(キャリアの平均スピンの零からのずれ)がおよぶ距離にある別の磁性イオン又は磁性体との間に、磁氣的な相互作用(RKKY相互作用)を生じる。この相互作用によって、半導体層で分けられたふたつの磁性層の間に交換結合が得られる。

【0091】この磁氣的相互作用の大きさや距離にともなう振動の周期は、キャリア密度に依存する。また、半導体のキャリア密度は、電気刺激(電圧印加、電流注入など)又は光照射などの外部刺激によって変えることができる。したがって、半導体層に外部刺激を与えることで、上下の磁性層の磁氣的結合を変化させることができる。そこで、例えば、図8に示すように、半導体層31

を介して、磁化方向を固定した磁性金属薄膜32と、磁化方向が可動な磁性金属薄膜33とを対向配置して、電圧のON/OFFを切り換えることにより、磁性金属薄膜33の磁化ベクトルを反転させるような駆動力を生じさせることができる。

【0092】特に、半導体層を介する磁氣的結合では、スピン密度分布の振動的性質のおかげで、磁氣的結合の強さのみならず、磁氣的結合の符号が変わる可能性もある。すなわち、半導体層を介した磁氣的結合の場合には、

10 は、上下の磁性層の磁化が平行(強磁性的)に揃いやすいか、反平行(反強磁性的)に揃いやすいかを、半導体層に与える外部刺激で制御できる可能性がある。このように駆動方向を反転させることが可能な駆動線を用いれば、例えば、図5に示したメモリセルにおける2本の駆動線(第1及び第2のy方向駆動線11、12)の機能を、1本の駆動線で実現できる。したがって、例えばメモリセルが縦方向にm個、横方向にn個存在する場合、図23に示した従来の固体磁気メモリと同様に、m+n本の駆動線だけで、マトリクス型アドレッシングが達成される。

20 【0093】5-2-2 誘電体層を介した磁氣的結合
誘電体層を介して、磁性層間に交換結合を持たせることもできる。このとき、磁性層間の交換結合は、両磁性層を結ぶトンネル電子によって媒介される。そこで、例えば、図9に示すように、誘電体層41を介して、磁化方向を固定した磁性金属薄膜42と、磁化方向が可動な磁性金属薄膜43とを対向配置して、金属磁性薄膜42、43又はそれらとは別に設けた電極から電圧を印加して、積層構造のポテンシャル分布を変えると、誘電体層41を透過する電子のトンネル確率が変わり、金属磁性薄膜42と金属磁性薄膜43との間の交換結合が変化する。これを磁化方向を反転させる駆動力とすることができ

30 【0094】なお、図10に示すように、複数の誘電体層41a、41bを形成した場合には、複数のポテンシャル障壁をもつ構造となる。そして、複数のポテンシャル障壁をもつ構造を電子が透過する確率は、障壁の間に作られるポテンシャル井戸を共鳴的に透過するエネルギーを電子が持つ場合に、著しい極大を示す。この共鳴と非共鳴の間で、電子のエネルギー又は構造のポテンシャル分布を変化させると、外部からの比較的小さな電気刺激によって、大きなトンネル確率の変化を起こすことができ、その結果、トンネル電子による交換結合に大きな変化を起こすことができる。

40 【0095】5-2-3 導電体層を介した結合
非磁性金属などからなる導電体層においてもRKKY相互作用は共通にあり、これを介して磁性層間に磁氣的結合を得ることができる。もっとも、導電体はキャリア数が多くかつ緩和時間も短いので、半導体でのように外部刺激によってキャリア数を変えることは容易でなく、し

たがって、磁気結合の変調も困難である。しかしながら、材料の構造を工夫することによって、磁気結合の変調を実現することができる。

【0096】例えば、磁性層間に、Cr/Fe-Agの積層膜からなる結合制御層を配して、当該結合制御層に電流を供給することで、磁性層間の磁気結合を切ることができる。なお、図3に示した構造は、このような原理の利用例に対応するものである。なお、これは導電体を用いた例であるとともに、5-2-4節で述べる複合材料を利用した例にも該当する。このように電流で制御される方式は、電気容量によって動作速度を制限されることがなく、高耐圧の絶縁材料が要らないなどの利点をもつ。

【0097】5-2-4 複合材料を介した結合
単相の材料ではなく、図11や図12に示すような複合材料を、磁性層間の磁氣的結合を制御する結合制御層に用いても、磁気結合を伝搬し、かつ当該結合の強さを外部刺激によって変化させる制御が可能となる。

【0098】なお、図11は、磁性層51と非強磁性層52とが積層されてなる多層構造の結合制御層を示す図である。ここで、多層構造の構成要素として、磁性層51には 例えば、Fe、Co、Ni等の強磁性金属、又はそれらを非磁性金属で希釈した合金などを用いることができる。また、非強磁性層52には Ti、V、Mn、Cu、Zr、Nb、Mo、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Ir、Pt、Auなど、殆どの金属が使用可能である。なお、室温でそれ自身が反強磁性であるCr等も、非強磁性層52に使い得る。得られる結合が強磁性的か反強磁性的か、或いはその強度などについては、積層の相手となる磁性体の種類や非強磁性層52の厚さなどによって、さまざまな設計の可能性を与える。

【0099】また、積層構造のほかに、図12に示すような微粒子分散構造も結合制御層として利用することができる。この結合制御層は、Fe等からなる強磁性微粒子53が、Ag等からなる非磁性体54の内部に分散した構造とされている。このとき、磁氣的結合は、強磁性微粒子53を飛び石のようにして伝わり、その結果、当該結合制御層の上下に配された磁性層が磁氣的に結合することとなる。

【0100】このとき、強磁性微粒子間の磁氣的結合は非常に弱く、当該磁氣的結合は、電流が流れると過剰な電子散乱や温度上昇などによって分断されやすい。すなわち、微粒子分散構造の結合制御層の場合、その上下に配された磁性層間の磁氣的結合は、強磁性微粒子間の微弱な磁氣的結合に依存しており、結合制御層に流れる電流によってマクロな磁氣的結合が分断されやすい。

【0101】なお、このような微粒子分散構造は、積層構造の一要素として用いることもできる。例えば、後述する交換結合型固体磁気メモリでは、結合制御層にCr

/Fe-Ag膜を用いるが、このFe-Ag膜は、非固溶の2相混合系材料からなるので、正確には、微粒子分散構造になっているとも言える。

【0102】なお、結合制御層に、磁性体を含有する複合材料を用いる場合には、複合材料中の磁性体を媒介として磁氣的結合が間接的に結合するので、結合制御層の膜厚を比較的に厚くすることができる。そこで、結合制御層に、磁性体を含有する複合材料を用いる場合には、その膜厚は10nm以上とすることが好ましい。膜厚が10nm以上であれば、結合制御層の厚さが薄すぎるために作製が困難であるという問題などを回避することができる。

【0103】なお、磁性体を含有する複合材料からなる結合制御層の厚さの上限は特に規定されるものではないが、実際に作製する際の製造プロセス等を考慮すると、当該結合制御層の厚さは1μm程度以下とすることが望ましい。

【0104】5-2-5 別種の磁性体を介した結合
磁気秩序が消失するキュリー温度が比較的低い材料や、補償点付近の状態にあるフェリ磁性体も、外部刺激でマクロな磁気特性を顕著に変える。これを、磁性層間の磁氣的結合の変調に利用することも可能である。

【0105】5-2-6 外部の層から変調する方法
5-2-1節乃至5-2-5節において説明した交換結合、並びに、Fe/Cr多層膜、Co/Cu多層膜、Fe/Au多層膜などで一般的に見られる非磁性金属を介した交換結合において、磁性層の外側（磁性層間に配される中間層に接していない側）の界面、すなわち保護層、下地層又は基板等と磁性層との界面に形成されるポテンシャル障壁の変調を利用する方法もある。この方法を利用する場合の構造を一例を図13に示す。

【0106】図13に示す構造では、基板57上に積層形成された磁性層58a、中間層59及び磁性層58bを保護する保護層55として、半導体層55a及び金属層55bからなる二層膜を用いている。半導体層55a及び金属層55bは、その界面にショットキー障壁を形成するような組み合わせのものから任意に選ばれる。ショットキー障壁を形成するという条件を満たしていれば、半導体層55aは、元素半導体、化合物半導体、酸化物半導体、混晶半導体などいづれでもよく、また、金属層55bは強磁性体でも非磁性体でも構わない。この金属/半導体二層構造を「ショットキー障壁層」と呼ぶこととする。

【0107】このような構造において、ショットキー障壁層上に電極56を形成し、図14に示すように、電極56に電圧を印加すると、半導体層55aと金属層55bとの界面に電界が発生し、これに伴うショットキー効果によってポテンシャル障壁の高さが変化する。これに伴って、半導体層55aと金属層55bの界面における電子の反射率が変調を受け、その結果、基板57上に磁

性層58a、中間層59、磁性層58b、金属層55b及び半導体層55aが積層されてなる構造全体における中間層電子の干渉効果に変調される。これにより、磁性層58aと磁性層58bとの磁氣的結合が変調されることとなる。

【0108】すなわち、電極56に電圧を印加していない図13の状態では、半導体層55aと金属層55bとの間のショットキー障壁が高く、磁性層58aの磁化方向と磁性層58bの磁化方向とが、図中の矢印に示すように反平行状態となっているのに対して、電極56に電圧を印加した図14の状態では、半導体層55aと金属層55bとの間のショットキー障壁が低くなり、その結果、磁性層58aと磁性層58bの間の交換結合の符号が変化し、磁性層58aの磁化方向と磁性層58bの磁化方向とが、図中の矢印に示すように平行状態となる。

【0109】なお、磁性層58bと半導体層55aとの間に良好なショットキー障壁が形成される場合には、金属層55bは省略してもよい。また、良好な障壁が形成されるならば、半導体層55aの代わりに、絶縁層を用いてもよい。

【0110】また、上記の例では保護層55をショットキー障壁層として利用したが、他の層をショットキー障壁層として利用することも可能である。すなわち、例えば、基板と磁性層との間に下地層を形成し、当該下地層をショットキー障壁層として利用する方法や、基板として半導体基板を用い、当該半導体基板をショットキー障壁層中の半導体層として利用する方法なども可能である。更には、保護層と下地層の両方、或いは保護層と基板の両方を利用し、二つ以上のショットキー障壁層を有する構造とすることも可能である。

【0111】また、ポテンシャル障壁を変調する方法は、ショットキー効果を利用した方法に限定されるものではなく、例えば、上記構造と同様な構造において半導体へのドーピング量を増やし、トンネル効果を利用して外部バイアス電界印加時に実効的なポテンシャル障壁高さをゼロにする方法や、高電界によるなだれ降伏を利用する方法なども利用可能である。更には、半導体接合(p-n接合)を上記ショットキー接合などの代わりに用いることも可能である。

【0112】5-3 実験によるアドレッシング動作の検証

つぎに、本発明を適用した交換結合型固体磁気メモリを実際に作製し、そのアドレッシング動作を検証した結果について説明する。

【0113】5-3-1 交換結合型固体磁気メモリの作製手順

本発明を適用した交換結合型固体磁気メモリを、マグネトロン・スパッタ装置を用いて作製した。以下、その作製手順を図15乃至図19を参照しながら説明する。なお、交換結合型固体磁気メモリの製造工程を示す図15

乃至図19は、ひとつのメモリセルに対応する部分の拡大断面図となっている。

【0114】(1) 固定磁性層と磁化方向制御用Cu層の堆積(図15)

ガラス製の基板60の上に、高保磁力Co-Pt磁性層(永久磁石層)61とCo層62とを堆積した後、電子ビーム触刻によりレジストマスクパターン63を作成し、y方向駆動線の一本分にあたる領域に帯状にCu層64を堆積した。

10 【0115】ここで、高保磁力Co-Pt磁性層61の膜厚は100nm、Co層62の膜厚は100nm、Cu層64の膜厚は0.8nmとした。

【0116】(2) 2次Co層及び結合制御層の堆積(図16)

レジストマスクパターン63を除去し、2次Co層65を20nmを堆積した。2次Co層65のうちCu層63の上に堆積された領域は、Cu層63を介した反強磁性的交換相互作用により、下地のCo層62とは反平行向きに磁化される。

20 【0117】ひき続き、絶縁結合層66を堆積した。絶縁結合層66は、Fe-Siターゲットを酸素含有アルゴン雰囲気中でスパッタリング堆積したもので、電気抵抗は高いが強磁性を示し磁気結合を伝搬する材料からなる。

【0118】次いで、結合制御層67を堆積した。Fe-Agモザイク・ターゲット(中心角15°の扇形Ag板6枚をFeターゲット上に並べたもの)とCrターゲットのふたつを同時にスパッタしながら、基板60がそれぞれのターゲット上に交互に滞在するようにして、Cr/Fe-Ag多層膜を室温で堆積した。それぞれの層厚は、Cr0.9nm、Fe-Ag1.5nmで、フェライト薄膜上にFe-Ag層から堆積を開始し、16周期と半分堆積してFe-Ag層が一番上になるように終了した。この層は5-2-4節で述べたように、電流が流れたときに磁氣的結合が切れる作用を持つものである。また、この結合制御層67に電流供給をするための電極がとれるように、メモリセルが作られる領域の外周部に電極パッドを形成した。

30 【0119】さらに、結合制御層67の上に、結合制御層67から導出された電極パッドを覆わないようにして、絶縁結合層68を堆積した。

【0120】(3) 駆動線パターン形成(図17)

y方向駆動線2本分(セル幅あたり)の領域に、電極パッドを結ぶように、レジストマスクパターン69を形成し、それ以外の部分を、下地のCo層62の半ばまで削り落とした。これにより、y方向駆動線70、71を形成した。

【0121】(4) Ni-Fe層の堆積と磁気異方性の付与(図18)

50 絶縁樹脂72で段差を埋め平坦化した後、絶縁結合層6

8に接するようにNi-Fe層73を堆積した。堆積中は基板加熱によって下地から伝搬する磁氣的バイアスを除き、外部磁界を-x方向に印加してNi-Fe層73にx軸方向に容易軸をもつ軸磁気異方性を誘導した。なお、このNi-Fe層73は、記憶担体となるものである。

【0122】(5) 記憶担体の形成とx方向駆動線の堆積・形成(図19)

マスク・プロセスでNi-Fe層73を記憶担体の寸法に残し、絶縁樹脂74で埋めた上にx方向のCu配線を堆積し、x方向駆動線75を形成した。その後、電磁石を用いて室温にてx方向に2kOeの磁界を印加し、高保磁力Co-Pt磁性層61及びCo層62の磁化方向を-x方向に揃えた。

【0123】以上のようにして、駆動線も含めて、交換結合型固体磁気メモリを作製した。なお、図15乃至図19では、ひとつのメモリセルの部分を拡大して示したが、実際には4×4個のメモリセルを形成した。ここで、4×4個のメモリセルが形成されてなる固体磁気メモリの平面構造を図20に示す。また、図21に、一つ

のメモリセルの平面構造を拡大して示す。

【0124】なお、上記交換結合型固体磁気メモリにおいて、x方向駆動線75は単純な導線であって、この導線から、Ni-Fe層73からなる記憶担体の磁化への作用は、この導線を通る電流が作る磁界によってい

る。今回は工程の簡単のために、x方向駆動線75のみは交換結合を利用しない形態を採った。しかしもちろん、交換結合を利用して担体磁化をy方向に傾ける作用を与える駆動線を利用して、すべての駆動を交換結合利用で実現することもできる。その場合には、5-2-1

節〜5-2-5節に示した中から、電気入力ONの場合に駆動が生じる適当な機構を選択して利用すればよい。また、本実施例で採用した電気入力ONの場合に結合が切れる型の駆動線を利用し、図3での固定磁性層4のように別の磁性体からのバイアス重畳で駆動力のバランスをずらし、結果として電気入力ONのときに駆動が生じるようにしてもよいことは言うまでもない。

【0125】なお、上記素子構造には、素子作製上で重要な以下の考案が含まれている。

【0126】(1) 基板全面に堆積された固定磁性層

上記交換結合型固体磁気メモリでは、高保磁力Co-Pt磁性層61とCo層62とを積層した固定磁性層を基板全面に堆積している。この固定磁性層を一方に磁化し、その上にセル配列までの構造を構築することによって、全ての駆動線や記憶担体の磁化方向の一様性が、固定磁性層を基準に基板全面にわたって高められる。この一様性は、特にメモリの読み出し過程での信号の一様性に寄与し、信頼性を高める。

【0127】(2) 磁化方向制御に利用されるCu層

互いに反対の方向(+x方向と-x方向など)に記憶担

体の磁化を駆動する2種の駆動線70、71の駆動方向は、正しく平行逆向きになっていることが期待される。このような規則的な磁区構造を駆動線70、71に形成する手段として、上記の例では、Cu層63を介して両側のCo層62、65の磁化が互いに反平行になる性質を利用している。なお、同様の反平行結合は、Cr層を介したFe層間の結合など、さまざまな材料の組合せで生じることが知られており、適当な組合せを選んでメモリ作製に利用することができる。なお、このような反平行結合については、例えば、S. S. P. Parkin, Physical Review Letters, vol. 61, p.3598-3601, (1991)に記載されている。

【0128】(3) 電流を結合制御層に閉じ込め磁気結合は伝搬する絶縁結合層

電気抵抗が高く磁氣的結合を媒介する材料として、上記の例では、Fe-Siターゲットを酸素含有雰囲気でスパッタ堆積した薄膜を利用した。磁性金属合金と酸化物の混合体になっていると考えられる。本組成に限らず、Fe、Co、Niを主成分とする合金ターゲットを酸素含有雰囲気でスパッタリングして、同様な機能をもつ材料を得られる。

【0129】5-3-2 アドレッシング動作の確認

上述のように作製した交換結合型固体磁気メモリを用いて、実際にメモリセルを選択して書き込みができることを確認した。ここで、記憶担体の磁化方向は、カー顕微鏡を用いて検出した。カー顕微鏡は、磁性体試料表面で光が反射される場合に生じる偏光面の回転(磁気光学カー効果:Magneto-optical Kerr Effect)が試料の磁化方向を反映することを利用して、偏光顕微鏡像に磁化に依存する明暗のコントラストをつける装置である。実験には、記憶担体の磁化容易軸方向であるx方向の磁化成分に依存するコントラストが検出できるように光学配置を選んだ。また、観察に先立ち、4×4個の記憶担体上部に重なる絶縁樹脂をイオン・ミリングで除去し、記憶担体となるNi-Fe薄膜が表面に露出するようにした。これは、樹脂の複屈折や表面反射の重畳によって磁気光学カー効果以外の余計なコントラストが付くことを避けるための対策である。

【0130】(1) 初期の磁化状態では、5-3-1節の工程説明通り、試料の永久磁石下地層は-x方向に着磁され、記憶担体層も-x方向に揃えられていた。これをカー顕微鏡で観察すると、16個すべての記憶担体は同じ明るさに見えた。

【0131】(2) 次に、試料をマイクロ・プローバに移して4本の電極を立て、y方向駆動線の1本と、x方向駆動線の1本を選んで両者に同時にパルス電流を供給した。なお、記憶担体の磁化を+x方向へ反転させるために、電流供給によって記憶担体への-x方向のバイアスが弱まる方の駆動線を選んだ。

【0132】(3) 試料を再度カー顕微鏡にもどし、最

初の観察時と同じ向きに置いて像を観察した。観察された像の模式図を図 22 に示す。図 22 に示すように、選択したメモリセルの記憶担体（図中、上から 2 行目、左から 3 列目の記憶担体 73A）だけが他の記憶担体よりも明るく観測され、当該記憶担体の磁化方向が変化したことが確認された。

【0133】（4）次に、試料をプローバに戻し同じメモリセルを選んでメモリ内容を“消去”する目的で、別の y 方向駆動線と、x 方向駆動線とにパルス電流を供給した。その後、カー顕微鏡観察を行ったところ、再び 16 個すべての記憶担体が同じ明るさに見えた。これにより、磁化反転によるメモリ書き込みが可逆になされることが確認された。

【0134】（5）以上のような実験を、複数の異なるメモリセルに対して繰り返し行ったところ、書き込みと消去がそれぞれのメモリセル毎に独立に実行できることが確認された。すなわち、この交換結合型固体磁気メモリでは、マトリクス型に配置された駆動線で、アドレッシング動作を行うことができた。

【0135】

【発明の効果】以上詳細に説明したように、本発明によれば、磁性体の配列を記憶担体として有する磁気記憶装置において、微細化に伴うクロストークの発生や保磁力の低下といった、磁界利用書き込みに伴う問題を解消しつつ、集積回路素子には不可欠のアドレッシング機能を、単純なマトリクス型の配線で実現することができ

る。

【図面の簡単な説明】

【図 1】磁性体 A と磁性体 B とが接触している構造を示す図である。

【図 2】磁性体 A と磁性体 B との間に中間層 C が存在している構造を示す図である。

【図 3】交換結合型固体磁気メモリの一例を示す図である。

【図 4】固体磁気メモリのメモリセルの寸法 L と、記憶担体の駆動に用いることができる駆動磁界 H との関係を示す図である。

【図 5】本発明を適用した交換結合型固体磁気メモリの一例について、ひとつのメモリセルを拡大して示す図である。

【図 6】図 5 に示したメモリセルの駆動原理を説明するための図であり、図 6（a）は記憶担体の磁化方向が右向きに保持されている状態を示す図、図 6（b）は第 2 の y 方向駆動線を構成する第 2 の導電体層にだけ電流を流した状態を示す図、図 6（c）は記憶担体の磁化方向を左向きに書き換えるときの状態を示す図、図 6（d）は第 1 の y 方向駆動線を構成する第 1 の導電体層にだけ

電流を流した状態を示す図、図 6（e）は記憶担体の磁化方向を右向きに書き換えるときの状態を示す図である。

【図 7】本発明を適用した交換結合型固体磁気メモリにおけるアドレッシング方法を説明するための図である。

【図 8】結合制御層として半導体層を用いた場合について、当該半導体層を介した磁氣的駆動の様子を示す図である。

【図 9】結合制御層として誘電体層を用いた場合について、当該誘電体層を介した磁氣的駆動の様子を示す図である。

【図 10】結合制御層として複数の誘電体層を用いた場合について、当該複数の誘電体層を介した磁氣的駆動の様子を示す図である。

【図 11】磁性層と非強磁性層とが積層されてなる多層構造の結合制御層を示す図である。

【図 12】磁性粒子が非磁性体中に分散されてなる結合制御層を示す図である。

【図 13】磁性層の外側の界面に形成されるポテンシャル障壁の変調を利用して、磁性層の磁氣的結合を変調可能とした構造の一例を示す図である。

【図 14】図 13 に示した構造に対して電圧を印加した状態を示す図である。

【図 15】本発明を適用した交換結合型固体磁気メモリの一例について、その製造工程を示す第 1 の図である。

【図 16】本発明を適用した交換結合型固体磁気メモリの一例について、その製造工程を示す第 2 の図である。

【図 17】本発明を適用した交換結合型固体磁気メモリの一例について、その製造工程を示す第 3 の図である。

【図 18】本発明を適用した交換結合型固体磁気メモリの一例について、その製造工程を示す第 4 の図である。

【図 19】本発明を適用した交換結合型固体磁気メモリの一例について、その製造工程を示す第 5 の図である。

【図 20】4×4 個のメモリセルが形成されてなる交換結合型固体磁気メモリの平面構造を示す図である。

【図 21】図 20 中の円 S の部分を拡大して示す図であり、一つのメモリセルの平面構造を拡大して示す図である。

【図 22】図 20 に示した交換結合型固体磁気メモリにおけるアドレッシング動作を確認するために、メモリセルへの書き込み動作を行った後、カー顕微鏡にて観察した結果を示す図である。

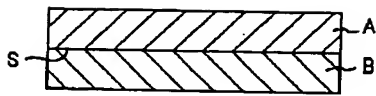
【図 23】従来の固体磁気メモリにおけるアドレッシング方法を説明するための図である。

【符号の説明】

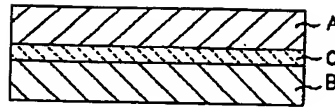
10 メモリセル、 11、12 の y 方向駆動線、

13 記憶担体、 x 方向駆動線

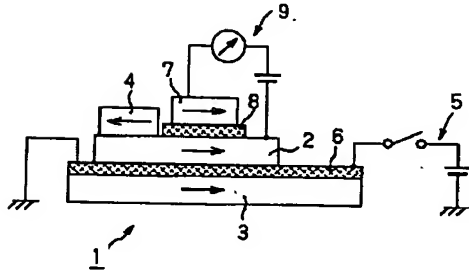
【図1】



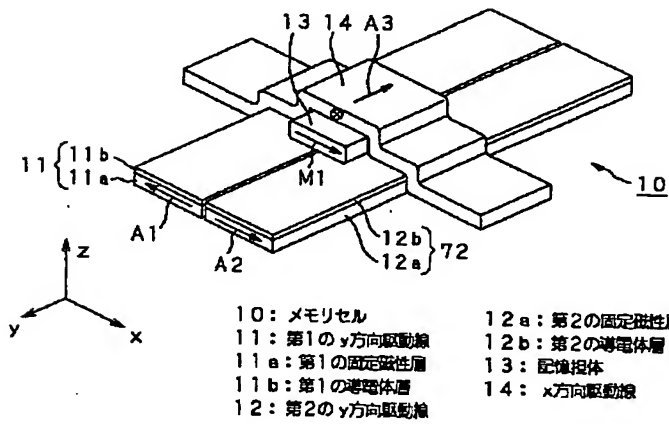
【図2】



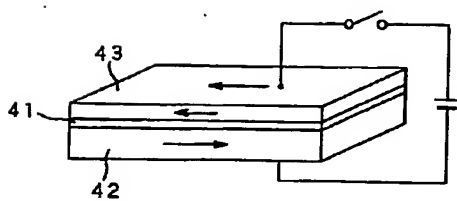
【図3】



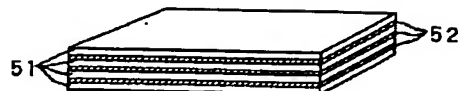
【図5】



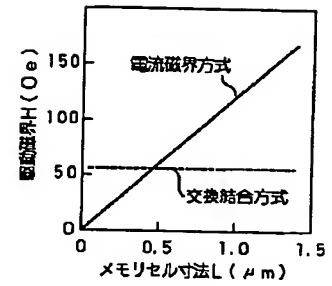
【図9】



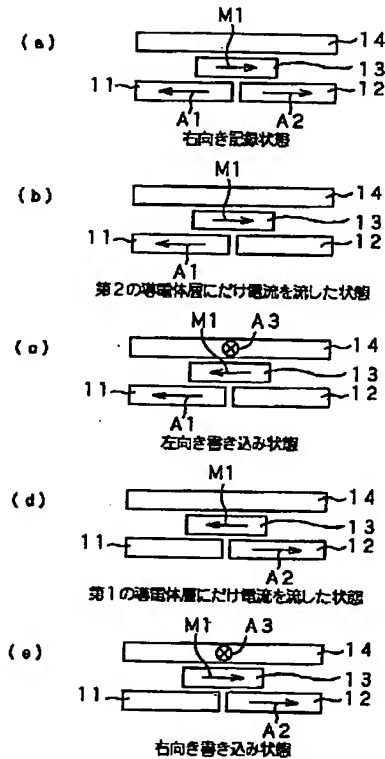
【図11】



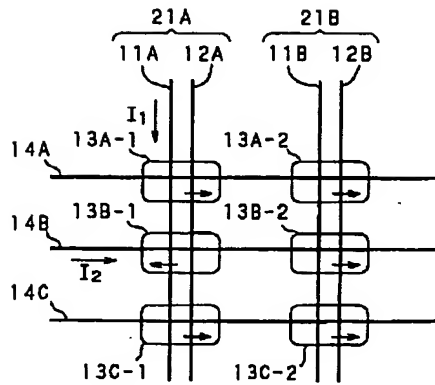
【図4】



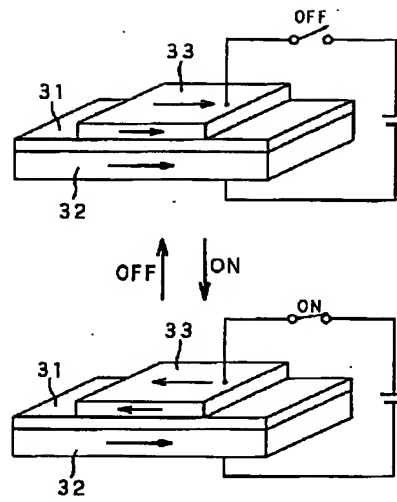
【図6】



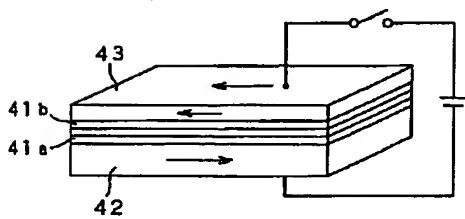
【図7】



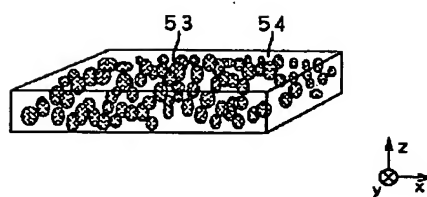
【図8】



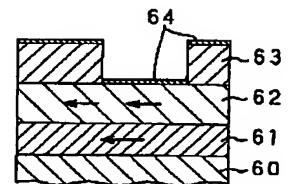
【図10】



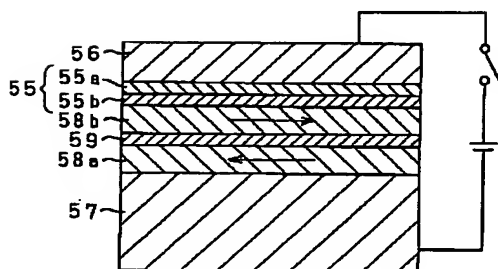
【図12】



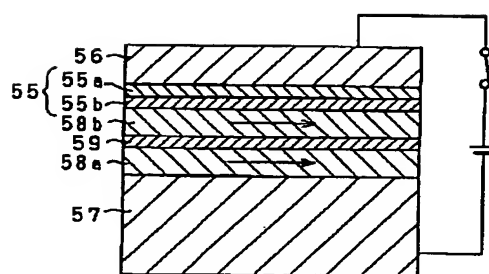
【図15】



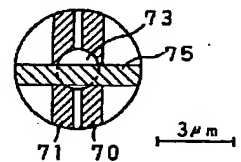
【図13】



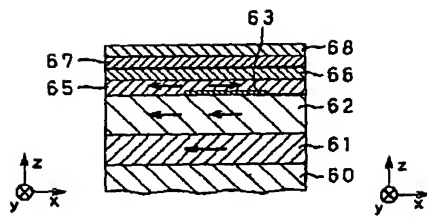
【図14】



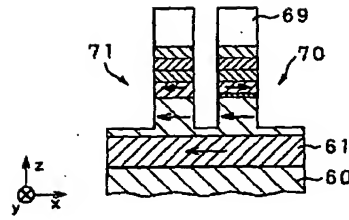
【図21】



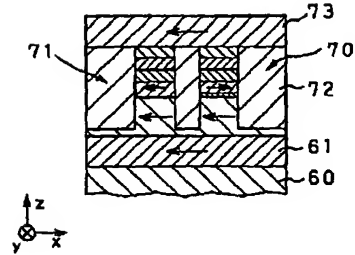
【図16】



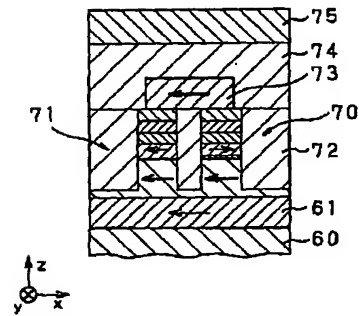
【図17】



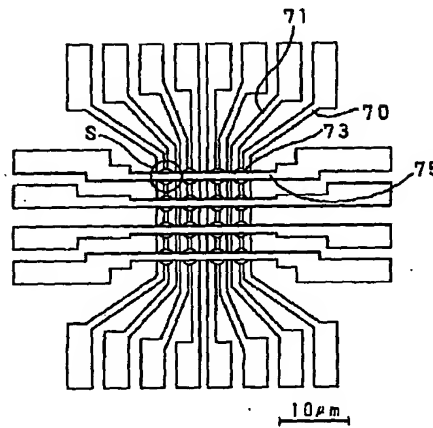
【図18】



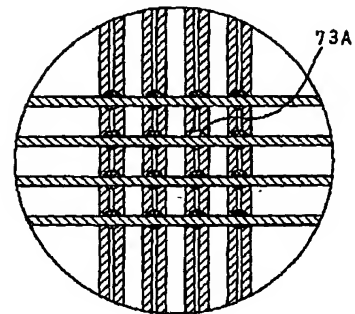
【図19】



【図20】



【図22】



【図23】

